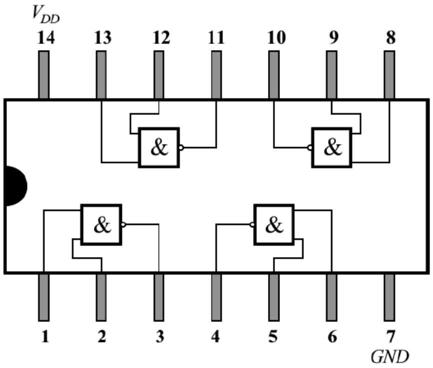
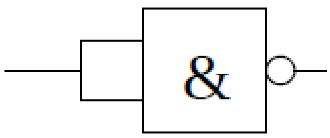
# PORTE NAND




BROCHAGE DU CIRCUIT INTEGRE

| Entrée 1 | Entrée 2 | Sortie |
|---|---|---|
| 0 | 0 | 1 |
| 1 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 1 | 0 |

TABLE DE VERITE



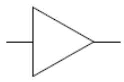
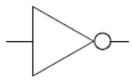
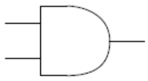
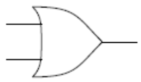
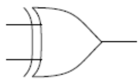
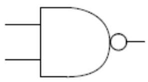
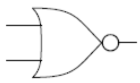

FONCTIONNEMENT EN INVERSEUR LOGIQUE

$$T = RC\left(\ln\left(\frac{V_{DD}+V_b}{V_b}\right)+\ln\left(\frac{2V_{DD}-V_b}{V_{DD}-V_b}\right)\right)$$

PERIODE DE L'OSCILLATEUR A DEUX PORTES NAND
$V_b$ est le seuil de basculement

# *GENERALITES SUR LES PORTES LOGIQUES*

En électronique, une porte logique est un composant fonctionnant en régime saturé, et dont l'unique sortie ne peut prendre que deux valeurs de tensions (par exemple 0V ou 10V), notées 0 (pour 0V par exemple) ou 1 (pour 10V par exemple). La valeur de cette sortie dépend de la valeur de l'entrée (0 ou 1) pour les portes logiques à une entrée ou des valeurs des entrées (0/0 ou 0/1 ou 1/0 ou 1/1) pour les portes logiques à deux entrées :


| Porte logique | Symbole français | Symbole international | Table de vérité |
|---|---|---|---|
| YES | 1 |  | **e s**<br>0 0<br>1 1 |
| NO | 1 |  | **e s**<br>0 1<br>1 0 |
| AND | & |  | **e s**<br>0 0 0<br>0 1 0<br>1 0 0<br>1 1 1 |
| OR | ≥1 |  | **e s**<br>0 0 0<br>0 1 1<br>1 0 1<br>1 1 1 |
| XOR | =1 |  | **e s**<br>0 0 0<br>0 1 1<br>1 0 1<br>1 1 0 |
| NAND | & |  | **e s**<br>0 0 1<br>0 1 1<br>1 0 1<br>1 1 0 |
| NOR | ≥1 |  | **e s**<br>0 0 1<br>0 1 0<br>1 0 0<br>1 1 1 |

*Différentes portes logiques, symboles, et tables de vérité*

On justifie cette période par le raisonnement suivant, en négligeant les temps de commutation.
Pour simplifier l'analyse, on néglige la résistance de sortie des portes logiques et on considère leur résistance d'entrée comme infinie. La résistance R' ne joue donc aucun rôle dans l'étude théorique de l'oscillateur (elle protège la porte logique). Ainsi à tout instant : $u_c = v_{E2} - v_{S1}$.
Supposons une phase pour laquelle on ait : $v_{S2} = v_{E1} = V_{DD}$. On a donc $v_{S1} = 0$ et le condensateur est en cours de charge. Cette phase s'achève lorsque $v_{E2} = V_b$. Si l'on choisit cet instant comme origine des temps, on a donc :

- À $t=0^-$ : $v_{S2} = v_{E1} = V_{DD}$ ; $v_{S1} = 0$ ; $v_{E2} = V_b$ et $u_c = v_{E2} - v_{S1} = V_b$.
- À $t=0^+$ : $v_{S2} = v_{E1} = 0$ ; $v_{S1} = V_{DD}$ ; $u_c = V_b$ (continuité de la tension aux bornes du condensateur) et donc $v_{E2} = u_c + v_{S1} = V_b + V_{DD}$

On peut alors montrer que l'on a pour t > 0 : $v_{E2}(t) = (V_b + V_{DD}) e^{-\frac{t}{RC}}$
On peut donc déterminer l'instant $T_1$ auquel il y a à nouveau basculement $v_{E2}(T_1) = V_b$ :

$$T_1 = RC \ln\left(\frac{V_{DD} + V_b}{V_b}\right)$$

Lors de la phase suivante :
À $t=T_1^-$ : $v_{S2} = V_{E1} = 0$ ; $v_{S1} = V_{DD}$ ; $v_{E2} = V_b$ et $u_c = V_b - V_{DD}$.
À $t=T_1^+$ : $v_{S2} = V_{E1} = E$ ; $v_{S1} = 0$ ; $u_c = V_b - E$ et donc $v_{E2} = V_b - E$.

On peut alors montrer que l'on a pour $t > T_1^+$ : $v_{E2}(t) = V_{DD} + (V_b - 2V_{DD}) e^{-\frac{t-T_1}{RC}}$
On peut donc déterminer l'instant $T_2$ auquel il y a à nouveau basculement $v_{E2}(T_2) = V_b$ :

$$T_2 - T_1 = RC \ln\left(\frac{2V_{DD} - V_b}{V_{DD} - V_b}\right). \text{ Puis : } T = T_2 = RC\left(\ln\left(\frac{V_{DD} + V_b}{V_b}\right) + \ln\left(\frac{2V_{DD} - V_b}{V_{DD} - V_b}\right)\right)$$